



## 1. DATOS BÁSICOS DEL TFG:

**Título:** Desarrollo de un modelo compacto en Verilog-A de barristores verticales basados en materiales bidimensionales para simuladores comerciales de circuitos integrados

### **Descripción general** (resumen y metodología):

Los materiales bidimensionales (como dicalcogenuros de metales de transición —TMD—, grafeno y heteroestructuras de Van der Waals) constituyen una de las líneas de investigación más activas en el ámbito de los dispositivos electrónicos emergentes, con aplicaciones potenciales en circuitos integrados de muy alta frecuencia, computación neuromórfica e inteligencia artificial integrada. Dentro de esta familia, el barristor vertical —dispositivo de tres terminales basado en el control electrostático de una barrera Schottky vertical en una heteroestructura bidimensional— presenta características de especial interés: elevada relación ON/OFF, escalabilidad nanométrica y compatibilidad con procesos back-end-of-line (BEOL). Si bien su funcionamiento se ha demostrado experimentalmente y caracterizado mediante simulación atómica, no se dispone aún de un modelo compacto que permita su utilización en simuladores comerciales de circuitos, lo que supone una limitación relevante para la transferencia de este tipo de dispositivos al diseño industrial de circuitos integrados. El presente Trabajo Fin de Grado se orienta a cubrir esta carencia mediante el desarrollo de un modelo compacto, de base física, su implementación en Verilog-A y su integración en el entorno comercial Keysight ADS, con validación frente a medidas experimentales publicadas. La metodología es de carácter jerárquico: (i) formulación analítica de la barrera Schottky controlada por puerta y del transporte vertical en la heteroestructura; (ii) implementación en Verilog-A con atención a la convergencia numérica y la portabilidad entre simuladores; (iii) integración en Keysight ADS; y (iv) ajuste y validación experimental. El modelo resultante será de aplicación directa al codiseño de circuitos integrados para computación neuromórfica, radiofrecuencia y ondas milimétricas.

**Tipología:** Resolución de problemas en el ámbito de la ingeniería y la arquitectura.

### **Objetivos planteados:**

El estudiante desarrollará un modelo compacto, de base física, para un dispositivo bidimensional representativo del estado del arte, adquiriendo competencias específicas en la física del dispositivo y el diseño de circuitos integrados de alta frecuencia. Los objetivos específicos del trabajo son los siguientes:

- Formulación analítica del comportamiento físico de la barrera Schottky controlada por puerta y del transporte vertical en la heteroestructura bidimensional.
- Implementación del modelo en lenguaje Verilog-A, atendiendo a criterios de convergencia numérica y de portabilidad entre simuladores.
- Integración del modelo en Keysight ADS y desarrollo de los bancos de prueba necesarios para la extracción de las principales figuras de mérito (curvas I-V, transconductancia gm, fT y fmax).
- Ajuste paramétrico y validación del modelo frente a medidas experimentales publicadas en la literatura.

### **Bibliografía básica:**

1. H. Yang et al., "Graphene Barristor, a Triode Device with a Gate-Controlled Schottky Barrier," Science, vol. 336, pp. 1140-1143, 2012. doi: 10.1126/science.1220527

2. L. Britnell et al., "Field-Effect Tunneling Transistor Based on Vertical Graphene Heterostructures," Science, vol. 335, pp. 947-950, 2012. doi: 10.1126/science.1218461
3. F. Schwierz, "Graphene transistors," Nature Nanotechnology, vol. 5, pp. 487-496, 2010. doi: 10.1038/nnano.2010.89
4. D. Akinwande et al., "Graphene and two-dimensional materials for silicon technology," Nature, vol. 573, pp. 507-518, 2019. doi: 10.1038/s41586-019-1573-9

#### **Recomendaciones y orientaciones para el estudiante:**

La propuesta está dirigida a estudiantes del Grado en Ingeniería Electrónica Industrial con interés por la electrónica física, el modelado de dispositivos semiconductores y su conexión con el diseño de circuitos integrados. Se recomienda haber cursado asignaturas relacionadas con la física de uniones Schottky y heterouniones, la electrostática de semiconductores, la densidad de estados y los mecanismos de transporte de carga, así como contar con una base inicial en simulación SPICE o Verilog-A. Resultan especialmente pertinentes asignaturas en materias como Dispositivos Electrónicos, Electrónica Física, Semiconductores, Circuitos Integrados y Tecnología de Semiconductores. El estudiante se incorporará al grupo PEARL Lab, de carácter multidisciplinar, con líneas activas en física computacional de dispositivos, electrónica de muy alta frecuencia y tecnologías emergentes. Durante el desarrollo del trabajo dispondrá de acceso a herramientas comerciales de uso estándar en la industria del semiconductor (Keysight ADS, Verilog-A) y adquirirá una formación de perfil especializado orientada al modelado compacto de dispositivos emergentes, área de relevancia creciente en la transferencia entre la investigación de dispositivos y el diseño industrial de circuitos integrados.

**Plazas:** 1

#### **2. DATOS DEL TUTOR/A:**

**Nombre y apellidos:** ENRIQUE GONZÁLEZ MARÍN

**Ámbito de conocimiento/Departamento:** ELECTRÓNICA

**Correo electrónico:** egmarin@ugr.es

#### **3. COTUTOR/A DE LA UGR (en su caso):**

**Nombre y apellidos:** MIKEL GARCÍA PALOMO

**Ámbito de conocimiento/Departamento:** ELECTRÓNICA

**Correo electrónico:** mikelg@ugr.es

#### **4. COTUTOR/A EXTERNO/A (en su caso):**

**Nombre y apellidos:**

**Correo electrónico:**

**Nombre de la empresa o institución:**

**Dirección postal:**

**Puesto del tutor en la empresa o institución:**

**Centro de convenio Externo:**

**5. DATOS DEL ESTUDIANTE:**

**Nombre y apellidos:**

**Correo electrónico:**